

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-257101

(43)Date of publication of application : 25.09.1998

(51)Int.Cl. H04L 12/56  
H04L 12/28  
H04Q 3/00

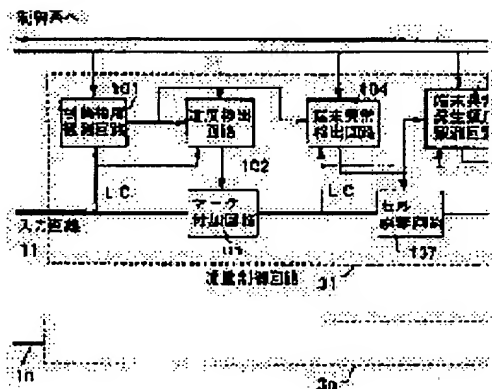
(21)Application number : 10-054702 (71)Applicant : HITACHI LTD  
(22)Date of filing : 06.03.1998 (72)Inventor : OUCHI TOSHIYA

## (54) SYSTEM FOR EXCHANGING PACKET

## (57)Abstract:

PROBLEM TO BE SOLVED: To control a violating cell in a controlling method corresponding to the level of the violation of the reported value of a transmission packet flow rate.

SOLUTION: An arrival frequency observing circuit 101, violation detecting circuit 102, and mark adding circuit 103 detect a transmitted cell violating a reported value, and adds a mark to the violating cell. When congestion is possible in a network, the marked cell is abandoned as a low priority cell by priority controlling circuits 41-4n. A terminal abnormality detecting circuit 104, terminal abnormality generation frequency observing circuit 105, and cell abandoning circuit 107 detect terminal abnormality, abandon the input cell from the abnormal terminal according to the level of abnormality, and transmits the generation of abnormality to a control system. Therefore, the number of the violating cells to be accepted in the network at the time of the generation of terminal abnormality so that the communication quality deterioration of a normal cell due to the influence of the violating cell can be prevented. Also, when the generation frequency of abnormality is high in a specific terminal, it is communicated to the control system so that the generation of abnormality can be communicated from the control system to a subscriber, and the transmission of the violating cell in a long time can be stopped. One part of the violating cells can be accepted in the network as the marked cells.



## LEGAL STATUS

[Date of request for examination] 06.03.1998

[Date of sending the examiner's decision of rejection] 08.08.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-257101

(43)公開日 平成10年(1998) 9月25日

(51)Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 L 12/56

H 0 4 L 11/20

1 0 2 E

12/28

H 0 4 Q 3/00

H 0 4 Q 3/00

H 0 4 L 11/20

G

1 0 2 C

審査請求 有 請求項の数 3 O L (全 10 頁)

(21)出願番号

特願平10-54702

(62)分割の表示

特願平3-18588の分割

(22)出願日

平成3年(1991) 2月12日

(71)出願人 00005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 大内 敏哉

東京都国分寺市東恋ヶ窪一丁目280番地株

式会社日立製作所中央研究所内

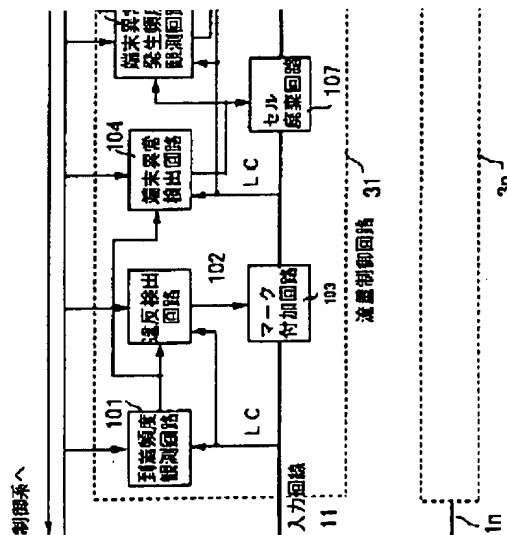
(74)代理人 弁理士 小川 勝男

(54)【発明の名称】 パケット交換システム

(57)【要約】

【構成】到着頻度観測回路101、違反検出回路102、マーク付加回路103は、申告値を違反して送出されたセルを検出し、違反セルにマークを付加する。網内で輻輳の可能性があるとき、マークドセルは、低優先セルとして優先制御回路41~4nで廃棄処理される。端末異常検出回路104、端末異常発生頻度観測回路105、セル廃棄回路107は、端末異常を検出し、異常の程度に応じて異常端末からの入力セルを廃棄すると同時に異常の発生を制御系に伝える。

【効果】本発明による流量制御装置では、端末異常時に網内に受け入れる違反セルの数を制限することにより、違反セルの影響による正常セルの通信品質劣化を防止する。また、特定の端末で異常の発生頻度が高いとき、制御系に連絡することにより、制御系から加入者に異常の発生を知らせ、長時間におよぶ違反セル送出を停止させることができる。違反セルの一部は、マークドセルとして網内に受け入れられるため、網内リソースの有効に利用して通信できる。



## 【特許請求の範囲】

【請求項1】 加入者側端末からパケットを入力する入力部と、前記入力部から入力されるパケットのヘッダ情報に基づいてパケット交換するスイッチと、前記スイッチにより交換されたパケットを通信先に出力する出力部とを有するパケット交換システムにおいて、前記入力部は、相手装置との通信に先だって加入者側装置から通信網に申告された送出パケット流量を示す申告値を論理チャネル番号対応に記憶する手段と、到着パケットの流量を論理チャネル番号対応に観測する手段と、前記流量が加入者申告値に基づいて決定される第1の閾値を越えた時、前記到着パケットの送信元となる加入者側装置で異常が生じたことを知らせるための信号を発生する手段と、前記第1の閾値を越えると前記到着パケットと同一の論理チャネル番号を持つその後に到着したパケットを全て廃棄する手段とを有することを特徴とするパケット交換システム。

【請求項2】 請求項1記載のパケット交換システムにおいて、前記第1の閾値は、前記到着パケットの流量が前記加入者申告値を大きく越える頻度に基づいて決定される値であることを特徴とするパケット交換システム。

【請求項3】 加入者側端末からパケットを入力する入力部と、前記入力部から入力されるパケットのヘッダ情報に基づいてパケット交換するスイッチと、前記スイッチにより交換されたパケットを通信先に出力する出力部とを有するパケット交換システムにおいて、前記入力部は、

相手装置との通信に先だって加入者側装置から通信網に申告された送出パケット流量を示す申告値を論理チャネル番号対応に記憶する手段と、到着パケットの流量を論理チャネル番号対応に観測する手段と、前記流量が加入者申告値に基づいて決定される第2の閾値を越えた場合は到着パケットに所定のマークを付加した形で網内に取り込み、前記流量が前記第2の閾値よりも大きい第3の閾値を越えた場合は到着パケットを廃棄する手段と、前記網内で輻輳が発生した時に前記マーク付きのパケットを廃棄する手段と、前記到着パケットが前記第3の閾値を超える頻度が所定値を越えた場合、前記到着パケットの送信元となる加入者側装置で異常が生じたことを知らせるための信号を発生する手段と、前記第1の閾値を越えると前記到着パケットと同一の論理チャネル番号を持つその後に到着したパケットを全て廃棄する手段を備えたことを特徴とするパケット交換システム。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、パケット網における入力パケット交換システムに関し、特に、非同期転送方式(ATM: Asynchronous Transfer Mode)を用いた通信網において、網提供者と加入者の間で結ばれた約束に違反して送信された過剰のパケット(違反パケット)を対象と

した制御に関する。

## 【0002】

【従来の技術】 次世代の有力な通信方式として各種の研究機関で検討が進められているATM網においては、固定長のパケット(以下、単に「セル」と言う)形式で情報が伝送され、各種のメディア(音声、画像、データ等)から発生する様々な伝送速度を有する情報の通信が行われる。

【0003】 一般に、網が提供可能な通信容量には限界があるため、網提供者は、発呼要求時に加入者に伝送速度等を申告させ、該発呼を許可した場合に新たに加わるセルによって網内の通過セルの量が通信容量を越えるか否かを判断し、もし超えないと判断した場合には上記発呼を許可する。加入者が申告に違反して過剰にセルを送出すると、網内を通過するセル量が通信容量を越え、例えば、情報の紛失、伝送及び交換遅延時間の増加などの状況が発生し、通信品質劣化の原因となる。

【0004】 ATM網では、複数の加入者が同一リソース(例えば、伝送ノード、リンク)を共用して通信を行う。このため、いずれかの加入者が申告値に違反して多量のセルを送出すると、申告値に違反していない他の加入者の通信品質が劣化する恐れがある。従って、申告値に違反して送出されたセル(以下、これを「違反セル」と言う)を規制するための流量制御手段が必要となる。

【0005】 上述した違反パケットに対する流量制御方式として、従来、(1)違反パケットを全て廃棄する方式、(2)違反パケットに対して違反を示す特殊なマークを付加しておき、網内に輻輳が発生した時、上記マークが付加されたパケットを廃棄する方式、が知られている。これらの流量制御技術については、例えば、「ATM加入者アクセス系の構成に関する一考察」(鈴木敏夫ほか、電子情報通信学会技術研究報告、SSE89-148)に記載されている。

## 【0006】

【発明が解決しようとする課題】 違反セルの規制に関する従来の制御方式のうち、違反セルを全て廃棄する方式(1)では、網内を通過しているセルの量が通信容量に比べて十分小さい場合でも、違反セルが直ちに廃棄されてしまうため、容量に余裕がある場合に通信リソースが有効に活用されないという問題がある。一方、輻輳発生時点で、違反マークが付加されたセル(以下「マークドセル」と呼ぶ)を廃棄する方式(2)では、違反セルをマークドセルとして網内に無制限に受け入れ、実際に輻輳が発生するまでは上記マークドセルに対する規制を行わない。従って、例えば、加入者端末の異常などが原因となって多量の違反セルが網に到着した場合、マークドセルによって輻輳が発生し、申告値を遵守して通信している他の加入者の通信品質に悪影響を及ぼす。また、これら従来の制御方式では、加入者に端末異常を伝える手段が設けられていないために、加入者が自ら端末異常に気付くまでの間、長期間にわたって異常端末が違反セルを送

## 3

出し続けるという問題もあった。

## 【0007】

【課題を解決するための手段】このような課題を解決するため、本発明は、セルの到着頻度を加入者対応に観測し、該観測値に基づいて申告値違反の程度を判定し、違反の程度に応じた規制方法で違反セルに対する規制を行うようにしたことを特徴とする。具体的には、例えば、違反の程度が小さい場合は、違反を示すマークを付加した形（マークドセル）で違反セルを網内に受け入れ、違反の程度が大きく、端末異常と判断した場合には、その

## 【0008】

【作用】本発明によるパケット交換システムによれば、端末異常が発生した時、網内に受け入れる違反セルの数を制限しているため、違反セルに起因する輻輳の発生が抑制され、正常セルの通信品質を保證できる。また、違反セルの一部は、マークドセルとして網内に受け入れられるため、通信容量に余裕がある間は網内のリソースが有効に利用される。また、端末異常の発生頻度が高いとき、異常の発生を制御系に伝達するようにしているため、制御系からの連絡によって加入者に違反セルの送出を中止させることができ、違反セルの送出が長時間にわたって継続するのを防止できる。さらに、端末異常の発生頻度が高いときは、該端末から到着する全てのセルを廃棄するようにしているため、加入者がセルの送出を中止するまでの間に発生する違反セルが網内に影響を及ぼすおそれはない。

## 【0009】

【実施例】次に、本発明の実施例を図面を用いて説明する。

【0010】第4図はセル901の構成を示す。各セル901はヘッダと情報部(DA)から構成される。上記ヘッダは、空セル指示部(E/F)と、論理チャンネル番号指示部(LC)と、違反セル指示部(VT)と、ルート情報部(RT)と、その他の情報部とを含む。上記セル901の長さは、現在、CCITTの勧告により53バイトに標準化されている。論理チャンネル番号LCは、加入者端末および呼対応に与えられる。すなわち、ヘッダ中のLCの値に基づいてセルの送出元となる加入者端末を知ることができる。

【0011】第1図は、本発明による流量制御を実行するシステムの一実施例を示すブロック図である。第1図において、1はパケットスイッチ、11~1nはスイッチの入力回線、21~2nは出力回線、31~3nは流量制御回路、41~4nは優先制御回路を示す。

【0012】流量制御回路31は、到着頻度観測回路10

## 4

1、申告値違反に関する違反検出回路102、違反セルに対するマーク付加回路103、端末異常検出回路104、セル廃棄回路107、端末異常発生頻度観測回路105、端末異常通知回路106、および加入者規制回路108から構成される。また、優先制御回路41は、優先判定回路111、出力回線バッファ112、および廃棄率制御回路113から構成される。

【0013】本実施例では、流量制御回路31に、端末異常検出回路104とセル廃棄回路107とを設けることにより、端末異常が発生した時に網内に受け入れる違反セルの数を制限するようにしたことと特徴がある。また、端末異常発生頻度観測回路105と、端末異常通知回路106と、加入者規制回路108とを設けることにより、或る端末からの到達パケットについて異常発生頻度が高い場合、その端末が送出する全てのセルを網内に受け入れないようにしたこと、更には、端末異常の発生を制御系に通知するようにしたことにも特徴がある。

【0014】入力回線11~1nにセルが到着すると、論理チャンネル番号LCがセルから抜き出される。到着頻度観測回路101は、セルの到着時に、LC対応にセルの到着頻度、すなわち流量を観測する。違反検出回路102は、上記観測値と、通信に先だって加入者がLC対応に申告した送出セルの流量(送出頻度)とに基づいて、セルの送出に申告値違反があるか否かを検出する。もし、申告値違反が検出された場合は、マーク付加回路103が上記到着セルに所定のマークを付加する。マークが付加されたセル(以下、これを「マークドセル」と呼ぶ)は優先度の低いセル、すなわち、後段の優先制御回路41~4nにおいて廃棄率に関する要求条件が低いセルとして扱われる。

【0015】端末異常検出回路104は、到着頻度観測回路101での観測値が申告値に比べて十分大きい時、端末異常が発生したと判断し、セル廃棄回路107に異常検出信号を送る。セル廃棄回路107は、上記異常検出信号に応答して入力セルを廃棄する。このように本発明によれば、違反の程度が小さい場合は違反セルをマークドセルとして網内に受入れ、違反の程度が大きく、端末異常と判断できる場合には、網内に受入れるマークドセルの数を制限するようにしているので、従来の問題点であったマークドセルが無制限に網内に侵入し、網内で輻輳が発生するのを未然に防止でき、マークドセル以外のセル(以下、「正常セル」と言う)で行われている通信の品質を保證することができる。尚、マークドセルを網内に受け入れることにより、正常セルの品質を劣化させない範囲で、上記マークドセルによる通信が可能となり、網内リソースが有効に利用されることになる。

【0016】端末異常発生頻度観測回路105は、上記端末異常検出回路104からの異常検出信号をもとに端末異常の発生頻度を観測する。異常発生頻度が高い場合には、端末異常通知回路106が制御系に異常の発生と、異常の発生場所を示すLCとを通知する。また、加入者規制

10

20

30

40

50

回路108に対して、上記異常端末(加入者)からのパケットの規制を指示する信号を送る。上記加入者規制信号を受けた加入者規制回路108は、異常と判定された上記入力セルと同一の論理チャネル番号を持つその後に到着したセルを全て廃棄する。

【0017】このように端末異常通知回路106を設け、制御系に端末異常を通知し、制御系から端末に異常通知を行うことにより、異常端末が長時間に渡り違反セルを送り続けると言う従来の問題点を解決できる。また、端末異常と判断した時、その後に異常端末から到着する全てのセルを加入者規制回路108で廃棄させることにより、異常端末が送信動作を中止するまでの間に送出した多量のセルが網内へ侵入するのを防止できる。

【0018】パケットスイッチ1に到着したセルは、ヘッダ中のルート情報RTが示すいずれかの出力回線21~2nに送出される。

【0019】出力回線21~2nから優先制御回路41に入力されたパケットは、優先判定回路111において、マークドセルであるか否かが判定される。廃棄率制御回路113は、出力回線バッファ112で輻輳が発生したとき、先ずマークドセルから廃棄処理する回路であり、バッファ112の空きバッファ数が減少して所定値以下になった時、輻輳状態が発生したと判断し、マークドセルをバッファに格納せずに廃棄処理する。

【0020】マークドセルと正常セルは同一の出力回線バッファ112に格納されるため、マークドセルが増加すると、正常セルを格納するためのバッファエリアが不足し、正常セルによる通信の品質が劣化する可能性があるが、本発明によれば、廃棄率制御回路を設けたことにより、この問題が解決される。尚、測定頻度の観測に要するパラメータ、流量違反、及び異常検出に必要な各種のパラメータと、異常の発生頻度の測定に必要なパラメータは、図示しない制御系により初期設定される第6図は、本発明を適用した場合の計算機シミュレーションによる正常セルの通信品質(セル廃棄率)の測定結果を示す。第1図のn本の入力回線からセルが到着し、n本の出力回線へ出力される。到着するセルの中には、正常セルだけではなく異常セルも存在する。第6図の横軸は、出力回線21へ向かう違反セルの入力回線11~1nへの到着率を示している。但し、到着率は出力回線21の通信容量(=156Mbps)で正規化されている。縦軸は、正常セルの出力回線バッファ112における廃棄率を示している。また、実線1101は、流量制御回路31~3nにおいてセルの廃棄を行わない従来方式におけるセル廃棄率を示し、点線1102は、流量制御回路においてセルの廃棄を行う本発明方式を用いた場合のセル廃棄率を示す。尚、この実施例において、正常セルの出力回線バッファへの到着率は0.8であり、出力回線バッファのサイズは、回線当たり8セルである。

【0021】空きバッファの数が4以下の場合、輻輳が

発生したと判断し、マークドセルを廃棄する。従来法では、違反セルの到着率が0.4以上になると、到着率が0.0の場合と比較して、正常セルの廃棄率が2倍に増加する。このような廃棄率の劣化は、違反セルをマークドセルとして無制限に受け入れる結果、マークドセルが出力回線バッファで輻輳が発生させるために起こる。これに対し、本発明では、バッファに到着する違反セルの数を制限しているため、入力回線での違反セルの到着率が増加しても、出力回線バッファで輻輳が発生せず、その結果、正常セルの廃棄率が劣化しない。上記シミュレーションでは、申告値に対して25%の数の違反セルをマークドセルとして網内に受け入れているため、網内リソースが有効に活用されている。

【0022】次に、第2図を参照して到着頻度観測回路101と、違反検出回路102と、マーク付加回路103の動作について説明する。

【0023】加入者は、例えば、次の2つのパラメータを用いて通信頻度を申告する。

【0024】(1)T:時間間隔

(2)X:時間間隔T中の送出セル数の最大値

到着頻度観測回路101は、時間間隔  $k \cdot T$  ( $k=1, 2, 3, \dots$ ) 中の到着セル数を観測する。到着セル数が  $k \cdot X$  を越えたとき、加入者は申告値違反を犯したことになる。違反検出回路102は、セルが到着する毎に、到着セル数と閾値  $k \cdot X$  との大小を比較し、申告値違反の有無を検出する。

【0025】マーク付加回路103は、違反検出回路102で申告値違反が検出された場合に、入力セルに違反を示す特定のマークを付加する。尚、本実施例では、入出力回線上で1セルを伝送するのに要する時間を単位時間(ut)として、時間長を示すことにする。入出力回線の伝送速度が156Mbpsの場合、1セル時間長は、 $53 \times 8b / 156Mbps \approx 2.72 \mu s$ に相当する。

【0026】到着頻度観測回路101は、テーブルメモリ201と、選択回路202および205と、タイマ203と、大小判定回路204と、加算回路206および207から構成される。

【0027】テーブルメモリ201のデータ格納領域は、到着セル数nの格納部と、観測時間間隔 $T_m$ の格納部と、初期設定時刻 $t_m$ の格納部とから構成される。申告値違反を犯している加入者を検出するためには、論理チャネル番号LC毎に到着頻度を観測する必要があるため、パラメータn、 $T_m$ 、 $t_m$ を論理チャネル番号ごとに管理する必要がある。それ故、アドレスLCで指定されるメモリ位置に、論理チャネル番号LCに関する情報を格納する。申告された時間間隔の大きさがTの場合に、 $k \cdot T$ 中の到着セル数を観測するために $T_m$ 部に $k \cdot T$ を格納し、観測値nを時間間隔  $k \cdot T$  毎に初期設定する。初期設定する時刻は、 $t_m$ 領域に格納し、時間間隔  $k \cdot T$  毎に次のように更新する。

【0028】 $t_m(\text{更新後}) = t_m(\text{更新前}) + T_m$

上記加算演算は加算回路207を用いて実行される。初期設定は、(現在時刻)  $\geq t_m$  が成立するときに実行される。現在時刻は、タイマ203によって示され、大小判定は、大小判定回路204により行なわれる。上記判定結果は選択回路205に送られ、初期設定時には  $(t_m + T_m)$  が選択される。それ以外の時刻には  $t_m$  が選択される。セルが入力回線11に到着する毎に、ヘッダ中のLCがメモリ201のアドレス指示部に入力され、LCに関する到着セル数  $n$  が読みだされる。 $n$  の値は、加算器206で  $(n+1)$  に変更され、メモリの  $n$  領域に書き込まれる。初期設定時には、選択回路202が、大小判定回路204の出力信号に基づいて1を選択するようにしてあるため、 $n$  の値が1に変更される。尚、パラメータ  $T_m$ 、 $t_m$  の値、 $n$  の初期値は、制御系により書き込まれる。

【0029】違反検出回路102は、メモリ301と、大小判定回路302とから構成される。大小判定回路302は、到着頻度観測回路101が観測した到着セル数  $n$  と、到着セル数に関する閾値  $k \cdot X$  の大小とを比較し、 $n \geq k \cdot X$  が成立するとき、違反検出信号を出力する。メモリ301には、閾値  $k \cdot X$  がLC対応に格納されており、セルが入力回線11に到着する度ごとに  $N_{th}$  が読みだされ、 $n$  と  $N_{th}$  との比較が行われる。

【0030】マーク付加回路103は、セルを一時的に格納するレジスタ402および404と、違反を示すビットパターンを格納するレジスタ401と、選択回路403とから構成される。選択回路403は、違反検出回路102から違反検出信号が出力された時、レジスタ401の出力信号を選択し、到着セルの違反セル指示部VTのビットパターンを違反を示すビットパターンに変更する。この変更を「マークの付加」と呼ぶ。

【0031】次に、第3図を参照して端末異常検出回路104と、端末異常発生頻度観測回路105と、端末異常通知回路106と、セル廃棄回路107と、加入者規制回路108について説明する。

【0032】端末異常検出回路104は、到着頻度観測回路101での観測値  $n$  を用いて端末異常が発生したことを検出する。例えば、次式が成立した時、端末異常が発生したものと判断する。

$$n \geq N_{thd} = m \cdot N_{th} = m \cdot k \cdot X \quad (m \geq 1)$$

セル廃棄回路107は、端末異常検出回路104により端末異常が検出された時、到着セルを廃棄する。

【0034】端末異常検出回路104は、メモリ501と、大小判定回路502とから構成され、大小判定回路502は、 $n$  とメモリ501に格納された  $N_{thd}$  の大小を比較し、 $n$  が大きいとき端末異常検出信号を出力する。メモリ501は、LC対応に  $N_{thd}$  を格納する。上記大小判定はセルが到着する度ごとに行なわれる。

【0035】セル廃棄回路107は、セルを一時的に格納するレジスタ702および704と、空セルを示すビットパ

ターンを格納するためのレジスタ701と、選択回路703とから構成される。選択回路703は、大小判定回路502の出力が端末異常の発生を示す時、レジスタ701の出力を選択する。レジスタ701には、空セルを示すビットパターンが格納されているため、到着セルが空セルに変更され、空セルはパケットスイッチ1において廃棄される。

【0036】第6図の曲線1102は、上述したように、異常端末から到着した違反セルの一部をセル廃棄回路107で廃棄するようにした場合の出力回線バッファ112における正常セルの廃棄率を示し、曲線1101は、違反セルをマークドセルとして全て受け入れる従来法を用いた場合の正常セルのセル廃棄率を示している。尚、この例では、申告値を  $T=1000$ 、 $X=400$  と仮定し、パラメータは、 $m=1.25$ 、 $k=1$  に設定している。この例から、本発明を用いることにより、仮に端末に異常が発生して違反セルの到着率が増加したとしても、正常セルの廃棄率が劣化しないことがわかる。また、例えば、 $m=1.25$  とすると、申告値に対して25%増しの数のセルを網内に受け入れることができ、網内に受け入れるセルの数は、 $m$  の大きさを変更することにより制御できることがわかる。

【0037】端末異常発生頻度観測回路105は、端末異常検出回路104が異常を検出する頻度をLC対応に観測する。端末異常通知回路106は、上記観測回路105における観測結果から、異常が定常的か否かを判断する。もし、異常が定常的であれば、端末異常が発生したことを制御系、及び加入者規制回路108に伝える。この通知を受けた加入者規制回路108は、異常端末から到着する全てのセルを廃棄処理する。

【0038】端末異常発生頻度観測回路105は、テーブルメモリ601と、選択回路602および605と、タイマ603と、大小判定回路604と、加算回路606および607と、ゲート回路608とから構成される。

【0039】メモリ601のデータ格納領域は、端末異常検出回数  $n_d$  の格納部、観測時間間隔  $T_{md}$  の格納部、初期設定時刻  $t_{md}$  の格納部からなる。異常検出回数を論理チャネル番号LC毎に検出するためには、パラメータ  $n_d$ 、 $T_{md}$ 、 $t_{md}$  を論理チャネル番号ごとに管理する必要がある。このため、上記メモリのアドレスLCで特定されるメモリ領域に、論理チャネル番号LCに関する情報を格納しておく。

【0040】加入者から申告された時間間隔の大きさが  $T$  の場合、本実施例では、異常の発生が定常的か否かを判断するために、 $T_{md} = 1 \cdot T_m$  ( $1=1, 2, 3, \dots$ ) の期間中に発生する異常検出回数を観測する。すなわち、観測値  $n_d$  を時間間隔  $T_{md}$  毎に初期設定する。初期設定時刻は、上記メモリの  $t_{md}$  領域に格納しておき、この値を時間間隔  $T_{md}$  毎に次のように更新していく。

【0041】

$$t_{md}(\text{更新後}) = t_{md}(\text{更新前}) + T_{md}$$

上記加算演算は加算回路607により行う。

【0042】初期設定は、(現在時刻) $\geq$ tmd が成立するときに行われる。現在時刻はタイマ603によって示され、大小判定結果は大小判定回路604から出力される。判定結果は選択回路605に送られ、初期設定時には(tmd+Tmd)が、それ以外の時刻にはtmdが選択される。

【0043】異常が検出される毎に、到着セルのヘッダに含まれるLCがメモリ601のアドレス指示部に入力され、メモリから上記LCと対応する異常検出回数ndが読みだされる。読み出されたndの値は、加算器606によって(nd+1)に変更された後、メモリのnd領域に書き込まれる。初期設定時には、大小判定回路604の出力信号に基づいて、選択回路602が1を選択するため、ndの値は1に変更される。

【0044】端末異常通知回路106は、メモリ801と、大小判定回路802とから構成される。大小判定回路802は、端末異常発生頻度観測回路105が観測した違反検出回数ndと、ndに関する閾値Nthwとの大小を比較し、もし、nd $\geq$ Nthwの関係が成立した場合には違反通知信号を出力する。上記違反通知信号は、加入者規制回路108に入力されると共に、メモリ801中にある加入者規制に関するフラグFdの格納領域に記憶される。フラグFdは、定常的異常が検出されたためパケットの規制が必要であることを示すためのものである。上記メモリ801には、閾値NthwとFdとがそれぞれLC対応に格納されており、セルが入力回線11に到着するごとに、これらNthwとFdの値が読みだされ、ndとNthwの比較結果とFdとの論理和が論理和回路803でとられ、これが端末異常通知回路106の出力として出力される。

【0045】選択回路713は、異常通知回路106が違反通知信号を出力した時、レジスタ711の出力信号を選択し、到着セルの空セル指示部のビットパターンを、空セルを示すビットパターンに変更する。このようにして空セル化されたパケットは、スイッチ1において廃棄処理される。

【0046】次に、第5図を参照して優先制御回路41の詳細について説明する。優先制御回路41は、優先判定回路111と、出力回線バッファ112と、廃棄率制御回路113とから構成されている。

【0047】優先判定回路111は、マークドセルを検出するためのものである。マークドセルと正常セルは、同一の出力回線バッファ112に格納されているため、マークドセルの数が増加すると、その影響で正常セルの品質(セル廃棄率、バッファ内遅延時間)が劣化する可能性がある。廃棄率制御回路113は、上記出力回線バッファ112で輻輳が発生したとき、マークドセルを正常セルより先に廃棄することにより、正常セルによる通信の品質劣化を防止するためのものである。例えば、出力回線バッファに格納されているセルの数が閾値Qthを越えたとき、輻輳が発生したものと判断する。この状態で、新たな到着セルがマークドセルであった場合、到着セルはバッ

ファに格納することなく廃棄される。上記バッファに収容できる総セル数をQとすると、閾値Qthの値は、 $Q_{th} < Q$ の範囲に設定される。

【0048】廃棄率制御回路113は、閾値レジスタ1001と、バッファ内セル数カウンタ1002と、大小判定回路1003と、セル読み出しクロック発生回路1004とから構成される。大小判定回路1003は、バッファ112内のセル数(CN)を示すセル数カウンタ1002の出力と、閾値レジスタ1001の出力との大小関係を判定する。閾値レジスタ1001は、到着セルがマークドセルの場合にQthを出力し、正常セルが到着したときはQを出力する。CN<(1001の出力)の関係が成立している間は、セル到着の都度、大小判定回路1003がセル格納を指示する信号を出力バッファに与えるため、到着セルが順次にバッファ112に格納される。上記セル格納信号は、セル数カウンタ112にも供給され、セル格納信号が入力される都度、セル数カウンタの値に1が加えられる。CN=(1001の出力)となった時は、上記セル格納信号が発生しないため、到着セルが廃棄される。

【0049】読み出しクロック発生回路1004は、1(ut)の周期で読み出し信号を発生し、これを出力回線バッファ112とセル数カウンタ1002に送る。バッファ内に格納されているセルは、上記読み出し信号に同期して1個ずつ読みだされ、この読みだし動作に応じてカウンタ値が1ずつ減算される。出力回線バッファ112からは、バッファ内セル数が0のとき空バッファを示す信号が出力され、これがセル数カウンタ1002に入力されるため、上述したカウンタ値の減算動作が停止する。

【0050】

【発明の効果】以上の説明から明らかな如く、本発明によるパケット交換システムによれば、端末異常時に網内に受け入れる違反セルの数を制限することができるため、網内に受け入れられた多量の違反セルによる輻輳の発生、および、これに伴う正常セル通信の品質劣化の問題を解決できる。また、本発明では、違反セルであっても、その1部がマークドセルとして網内に受け入れられるため、許容範囲内での網内リソースの有効利用を図ることができる。また、或る端末で異常の発生頻度が高い場合は端末で異常とみなし、異常の発生を制御系に伝達することができるため、制御系から端末側に連絡することにより、加入者に違反セルの送出を中止させることができ、長時間に渡る違反セル送出状態の継続を阻止することが可能となる。さらには、端末異常の発生頻度が高いとき、該端末から到着する全てのセルを廃棄することにより、加入者が異常に気付いてセルの送出を中止するまでの間に起こる多量の違反セルの網内侵入を防止できる。

【図面の簡単な説明】

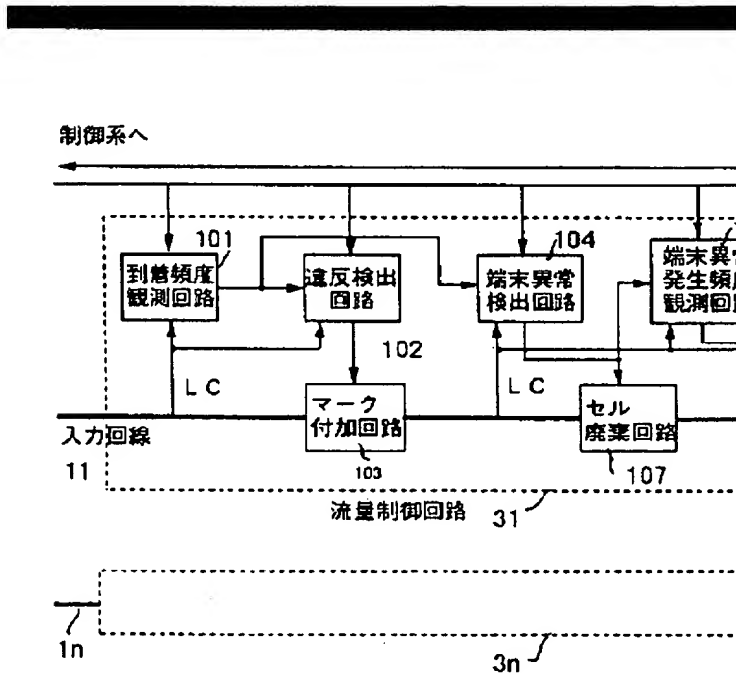
【図1】本発明によるパケット流量制御装置の1実施例を示すブロック図。



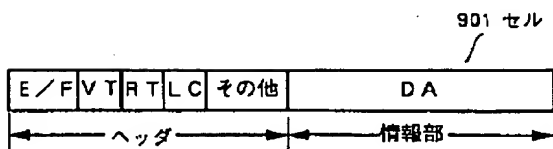
【図2】図1における到着頻度観測回路101と、違反検出回路102と、マーク付加回路103の詳細を示すブロック図。

【図3】図1における端末異常検出回路104と、端末異常発生頻度観測回路105と、端末異常通知回路106と、セル廃棄回路107と、加入者規制回路108の詳細を示すブロック図。

【図1】



【図4】



(図4)

【図4】セルの構成を示す図。

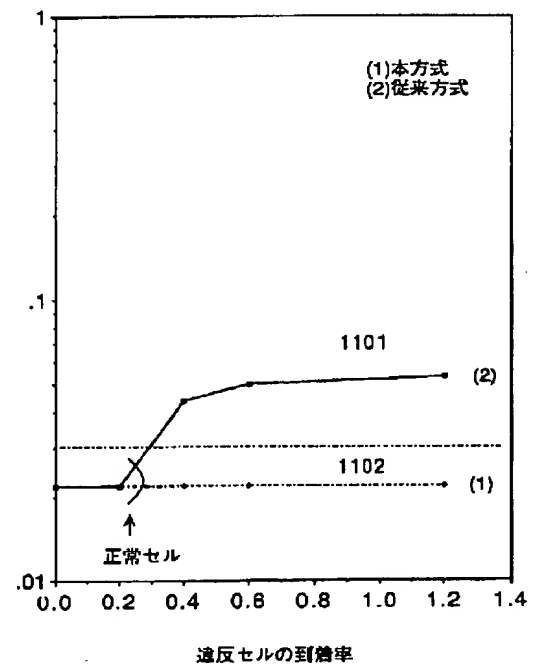
【図5】図1における廃棄率制御回路113の詳細を示すブロック図。

【図6】セル廃棄率と違反セルの到着率との関係で見た本発明の効果を示すための図。

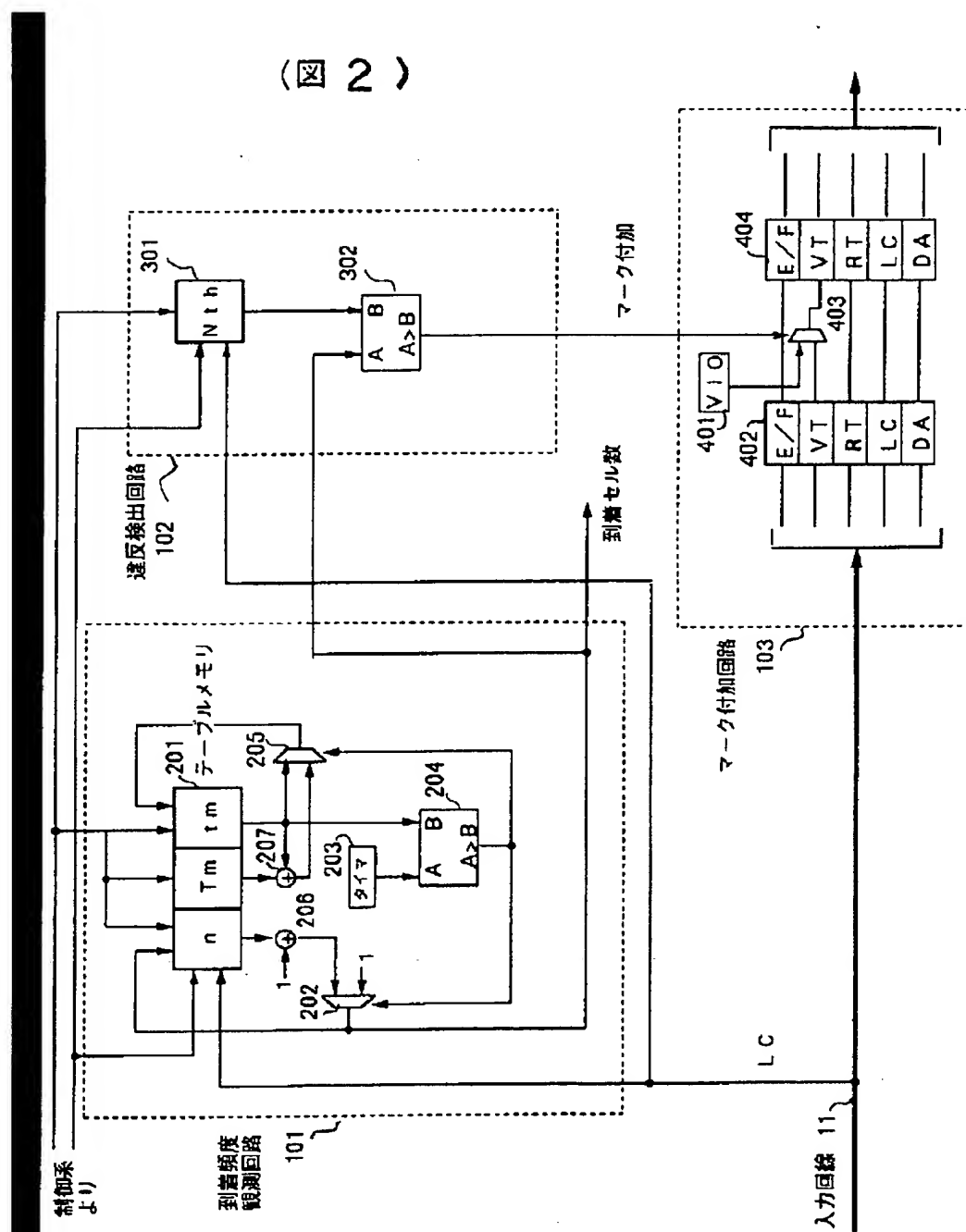
【符号の説明】

【図6】

セル廃棄率

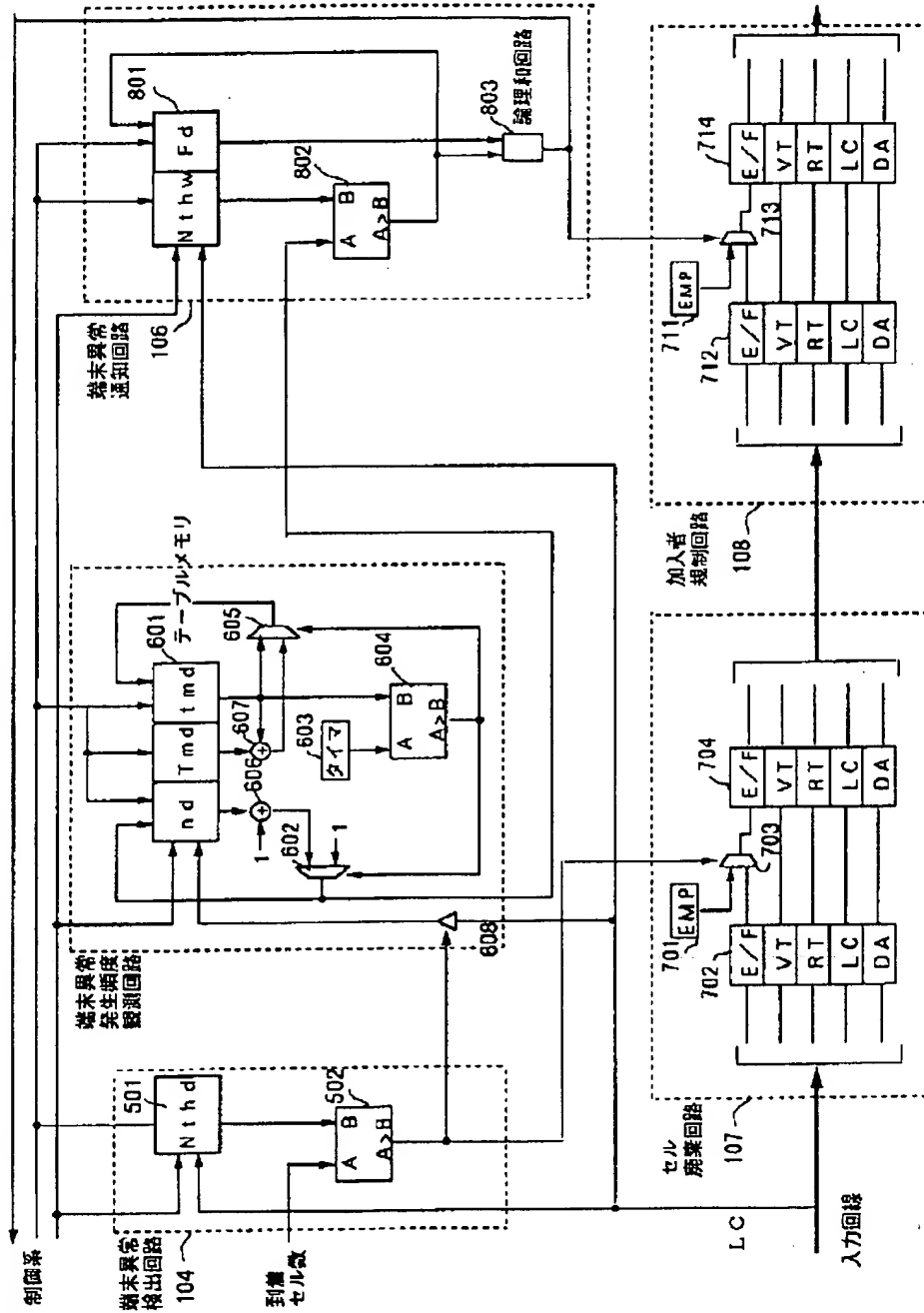


(圖 2)

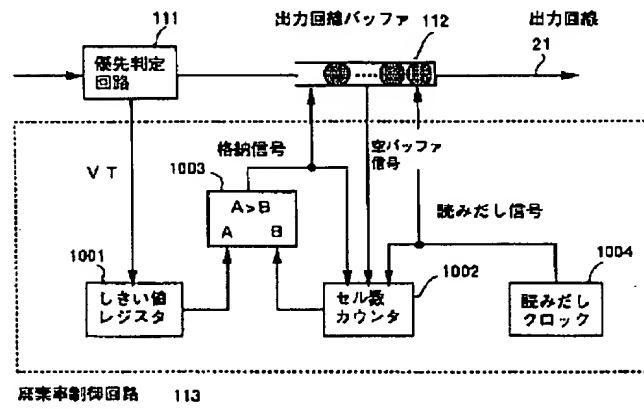


【図3】

(図3)



【図 5】



(図 5)